

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-336361

(43)Date of publication of application : 22.12.1995

(51)Int.Cl.

H04L 12/28

H04Q 3/00

(21)Application number : 06-128902

(71)Applicant : NEC CORP

(22)Date of filing : 10.06.1994

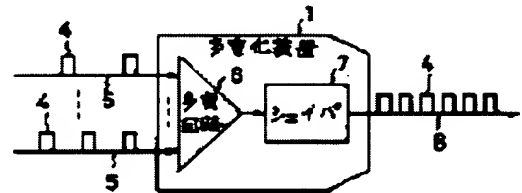
(72)Inventor : MIYAO YASUHIRO

## (54) ATM NETWORK AND NETWORK CONSTITUTING DEVICE

### (57)Abstract:

**PURPOSE:** To provide an ATM network and a network constituting device for transferring ATM cells without abandonment by transmitting multiplexed cells on an output line with a prescribed time interval.

**CONSTITUTION:** The cells 4 inputted from plural input lines 5 are multiplexed in the multiplex circuit 6 of a multiplexer 1. Then, by a shaper 7, the cells 4 are transmitted to the output line 8 with a cell transmission interval equivalent to the total sum of the peak rates of respective connections set on the output line 8. Thus, the cells 4 inputted to this network constituting device are multiplexed and transmitted to the output line 8 with the time interval decided based on the total sum of bands allocated to the respective connections set on the output line 8. Thus, in this asynchronous communication (ATM) network constituted of the network constituting device, cell abandonment to buffer overflow is completely suppressed.



## LEGAL STATUS

[Date of request for examination] 10.06.1994

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2751832

[Date of registration] 27.02.1998

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-336361

(43) 公開日 平成7年(1995)12月22日

(51) Int.Cl.<sup>6</sup>

H 0 4 L 12/28

H 0 4 Q 3/00

識別記号

庁内整理番号

F I

技術表示箇所

9466-5K

H 0 4 L 11/ 20

G

9466-5K

F

審査請求 有 請求項の数 4 O L (全 5 頁)

(21) 出願番号

特願平6-128902

(22) 出願日

平成6年(1994)6月10日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 宮尾 泰寛

東京都港区芝五丁目7番1号 日本電気株式会社内

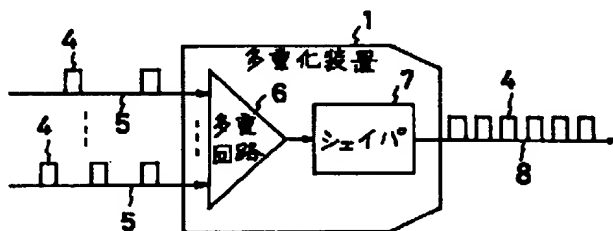
(74) 代理人 弁理士 山川 政樹

(54) 【発明の名称】 A T M 網および網構成装置

(57) 【要約】

【目的】 バッファの溢れによるセルの廃棄発生を完全に抑止することができる A T M 網および網構成装置を提供する。

【構成】 複数の入線 5 から入力されたセル 4 を多重回路 6 で多重化してシェイパ 7 に入力し、ここで出線 8 上に設定されている各コネクションのピークレートの総和に相当するセル送出間隔で、セル 4 を出線 8 に送出する。



## 1

## 【特許請求の範囲】

【請求項1】 複数の入線から入力されたセルを多重化して出線に送出する網構成装置において、前記出線に設定された各コネクショに割り当てられている帯域の総和に基づいて決定される時間間隔で、前記セルを前記出線に送出することを特徴とする網構成装置。

【請求項2】 入線から入力されたセルを分離して複数の出線にそれぞれ送出する網構成装置において、前記各出線に設定された各コネクショに割り当てられている帯域の総和に基づいてそれぞれ決定される時間間隔で、前記セルを前記各出線に送出することを特徴とする網構成装置。

【請求項3】 複数の入線から入力されたセルを交換接続して所定の出線に送出する網構成装置において、前記各出線に設定された各コネクショに割り当てられている帯域の総和に基づいて決定される時間間隔で、前記セルを前記各出線に送出することを特徴とする網構成装置。

【請求項4】 少なくとも請求項1～3記載の網構成装置のうちのいずれかを含むことを特徴とするATM網。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、ATM網および網構成装置に関し、特にATMセルを無廃棄で転送するATM網および網構成装置に関するものである。

## 【0002】

【従来の技術】 ATM（非同期通信）網では、情報を固定長に分解するとともに、コネクショすなわち送受信者間を接続する仮想的な回線を識別する情報などを付加することによりATMセル（以下、セルという）を生成し、このセルを単位として多重／変換することにより通信網が構成されている。図7は、一般的なATM網の構成を示すブロック図であり、同図において、11は複数の入線から入力されたセルを時分割多重する多重化装置、13は複数の入線から入力されたセルを所定の出線に交換接続するクロスコネクト／交換装置、12は入線から入力されたセルを複数の出線に分離出力する分離装置である。

【0003】 従来、このようなATM網を構成する各網構成装置は、セルを一時的に蓄積するバッファと、入線から入力されたセルを所定の出線に導くための多重回路および分離回路から構成されていた。図8は、従来の網構成装置のうち多重化装置11を示すブロック図であり、同図において、6は複数の入線5から入力されるセル4を時分割多重する多重回路、10は多重回路6により多重化されたセル4を一時的に蓄積するとともに、出線8に出力するバッファである。図9は、従来の網構成装置のうち分離装置12を示すブロック図であり、同図において、9は入線5から入力されたセル4を分離出力

## 2

する分離回路、10は分離回路9から分離出力されたセル4をそれぞれ一時的に蓄積するとともに各出線8に出力するバッファである。

【0004】 図10は、従来の網構成装置のうちクロスコネクト／交換装置13を示すブロック図であり、6は各入線5から入力されたセル4を時分割多重する多重回路、9は多重回路6からのセル4を分離出力する分離回路、10は分離回路9から分離出力されたセル4をそれぞれ一時的に蓄積するとともに各出線8に出力するバッファである。図11は、従来の網構成装置のうちクロスコネクト／交換装置13の他の例を示すブロック図であり、6は各入線5から入力されたセル4を時分割多重する多重回路、10は多重回路6からのセル4を一時的に蓄積するバッファ、9はバッファ10からのセル4を各出線8に分離出力する分離回路である。

【0005】 これらの各網構成装置のうち、図8の多重化装置11および図11のクロスコネクト／交換装置13では、多重回路6から出力されたセル4がバッファ10に順次書き込まれ、また図9の分離装置12および図10のクロスコネクト／交換装置13では、分離回路9から分離出力されたセル4がそれぞれのバッファ10に順次書き込まれ、これらバッファ10にセル4が蓄積されている限り、バッファ10からセル4が連続して読み出されて出線8または分離回路9に出力され、またバッファ10に空き領域がない場合には入力されたセル4が廃棄され、バッファの溢れによるセルの廃棄が発生する。

## 【0006】

【発明が解決しようとする課題】 したがって、このような従来のATM網および網構成装置では、セル4がバッファ10に蓄積されている限り連続してセル4を読み出して送出するものとなっているため、後段の網構成装置の入線にはセル4が密に詰まったまま送出される状態が継続する場合があります、このように後段の網構成装置において、バッファ10へのセル4の到着速度が瞬時的に出線の伝送容量を上回った場合、バッファ10でその差を吸収することが不可能となり、バッファの溢れによるセルの廃棄が発生するという問題点があった。本発明はこのような課題を解決するためのものであり、バッファの溢れによるセル廃棄の発生を完全に抑止することができるATM網および網構成装置を提供することを目的としている。

## 【0007】

【課題を解決するための手段】 このような目的を達成するために、本発明による網構成装置は、複数の入線から入力されたセルを多重化して出線に送出する網構成装置において、出線に設定された各コネクショに割り当てられている帯域の総和に基づいて決定される時間間隔で、セルを出線に送出するものである。また、入線から入力されたセルを分離して複数の出線にそれぞれ

送出する網構成装置において、各出線上に設定された各コネクシオンに割り当てられている帯域の総和に基づいてそれぞれ決定される時間間隔で、セルを各出線に送出するものである。

【0008】また、複数の入線から入力されたセルを交換接続して所定の出線上にそれぞれ送出する網構成装置において、記各出線上に設定された各コネクシオンに割り当てられている帯域の総和に基づいて決定される時間間隔で、セルを各出線に送出するものである。さらに、ATM網として、少なくとも上記各網構成装置のうちのいずれかを含むものである。

【0009】

【作用】したがって、網構成装置に入力されたセルは、多重、分離あるいは交換接続され、出線上に設定された各コネクシオンに割り当てられている帯域の総和に基づいて決定される時間間隔で、出線に送出される。

【0010】

【実施例】次に、本発明について図面を参照して説明する。図1は本発明の一実施例である網構成装置のうち多重化装置を示すブロック図であり、同図において、前述と同じまたは同等部分には同一符号を付してある。図1において、1は、多重回路6と、多重回路6からのセル4を所定の送出間隔で出力するシェイパ7とから構成される多重化装置である。ここでバッファの溢れによるセルの廃棄について説明する。1993年インターナショナル・コンファレンス・オン・コミュニケーションズの講演論文集(Proceedings of 1993 International Conference on Communications, pp.1389-1403)には、セルの廃棄について次のような事柄が証明されている。

【0011】今、複数のセル送出源1〜Nからそれぞれ送出されるセルが、1本のリンクに多重化されている場合について考える。これら各セル送出源1〜Nでのセル送出速度のピーク値すなわちピークレートが、それぞれ $p_1, p_2, \dots, p_N$ で与えられている場合、リンクのセル送出速度Cおよびセルを多重する時のバッファサイズK(記憶セル数)に対して、それぞれ、

$$p_1 + p_2 + \dots + p_N \leq C$$

$$K \geq N$$

という条件が成立するとき、セルの廃棄速度は0となる。

【0012】この定理を実際のATM網に適用して、バッファの溢れによるセルの廃棄を無くすためには、まず網構成装置の入線上で、その入線に対して与えられたピークレートが守られている必要があり、これはその前段の網構成装置の出線上に、セルが出線に対して所定のピークレートを守って送出されていることを意味する。このピークレートは、バッファからその出線への最大読み出し速度に相当するが、これは先の定理に従えば、その出線上に設定されている各コネクシオンのピークレートの総和まで下げてもセルの廃棄は「0」となる。そこ

で、各網構成装置の出線に設けたバッファにおいて、バッファサイズは入線の総数以上とし、出線上の読み出し速度のピーク値をその出線上に設定されているコネクシオンのピークレートの総和となるように制御することにより、これら網構成装置で構成されたATM網において、バッファ溢れによるセル廃棄を完全に抑止することができる。

【0013】図5、6は、セルを所定の間隔で出力するシェイパ7を示すブロック図であり、同図において、10はセル4を一時的に蓄積するバッファ、11はバッファ10に対するセル4の書き込みまたは読み出しを制御する制御回路であり、この場合バッファ10のバッファサイズ、すなわち記憶可能なセル数は、このシェイパ7自体が用いられる網構成装置の入線総数以上に設定されている。図5では、バッファ10にセル4が順次書き込まれるとともに、制御回路11により、このシェイパ7自体が用いられる網構成装置の各出線に設定されている各コネクシオンのピークレートの総和に相当する送出間隔で、各出線に対応するセル4が読み出される。

【0014】また図6では、制御回路11により、このシェイパ7自体が用いられる網構成装置の各出線に設定されている各コネクシオンのピークレートの総和に相当する送出間隔で、入力されたセル4がバッファ10に書き込まれ、バッファ10から空き領域も含めて出線の伝送速度で巡回的にセル4が探索され読み出される。したがって、図1では、複数の入線5から入力されたセル4が多重回路6で時分割多重されてシェイパ7に入力され、ここから出線8に設定されている各コネクシオンのピークレートの総和に相当する送出間隔で出線8に送出される。

【0015】図2は、本発明の一実施例である網構成装置のうち分離装置を示すブロック図であり、同図において、前述と同じまたは同等部分には同一符号を付してある。図2において、2は、分離回路9と、分離回路9からのセル4を所定の送出間隔で出力する複数のシェイパ7とから構成される分離装置である。入線5から入力されたセル4が分離回路9で分離されてそれぞれ対応するシェイパ7に入力され、各シェイパ7から対応する出線8に設定されている各コネクシオンのピークレートの出線8ごとの総和に相当する送出間隔で各出線8に送出される。

【0016】図3は、本発明の一実施例である網構成装置のうちクロスコネクト/交換装置を示すブロック図であり、同図において、前述と同じまたは同等部分には同一符号を付してある。図3において、3は、多重回路6と、分離回路9と、分離回路9からのセル4を所定の送出間隔で出力する複数のシェイパ7とから構成されるクロスコネクト/交換装置である。複数の入線5から入力されたセル4は、多重回路6および分離回路9で多重・分離されてそれぞれ対応するシェイパ7に入力され、各

5

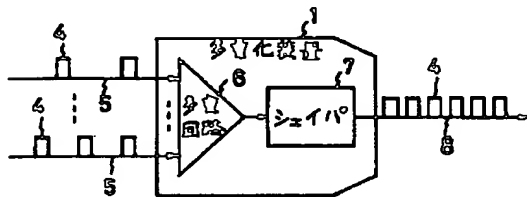
シェイパ7から対応する出線8に設定されている各コネクションのピークレートの出線8ごとの総和に相当する送出間隔で各出線8に送出される。

【0017】図4は、本発明の一実施例である網構成装置のうち他のクロスコネクタ／交換装置を示すブロック図であり、同図において、前述と同じまたは同等部分には同一符号を付してある。図4において、3は、多重回路6と、分離回路9と、分離回路9からのセル4を所定の送出間隔で出力する複数のシェイパ7とから構成されるクロスコネクタ／交換装置である。複数の入線5から入力されたセル4は、多重回路6で時分割多重されてシェイパ7に入力され、各出線8に対応するセル4がその出線8に設定されている各コネクションのピークレートの総和に相当する送出間隔でそれぞれシェイパ7から分離回路9に送出され、分離回路9で分離されてそれぞれ対応する出線8に送出される。

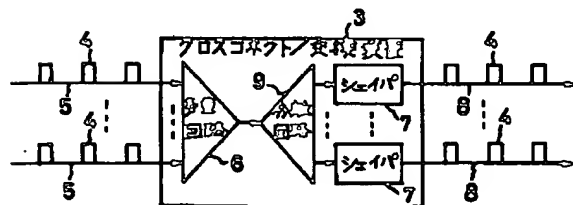
【0018】

【発明の効果】以上説明したように、本発明は、入線から入力されたセルを多重、分離あるいは交換接続し、出線上に設定された各コネクションに割り当てられている帯域の総和に基づいて決定される時間間隔で、出線に送出するようにしたので、後段の網構成装置の出線へのセル到着速度が、その出線の伝送容量を瞬時的に上回ることを防止でき、このような網構成装置を用いてATM網を構成することにより、バッファの溢れによるセル廃棄の発生を完全に抑止することが可能となるという格別な効果を奏するものである。

【図1】



【図3】



6

【図面の簡単な説明】

【図1】 本発明の一実施例による多重化装置のブロック図である。

【図2】 本発明の一実施例による分離装置のブロック図である。

【図3】 本発明の一実施例によるクロスコネクタ／交換装置のブロック図である。

【図4】 本発明の他の実施例によるクロスコネクタ／交換装置のブロック図である。

10 【図5】 本発明の一実施例によるシェイパのブロック図である。

【図6】 本発明の他の実施例によるシェイパのブロック図である。

【図7】 一般的なATM網を示すブロック図である。

【図8】 従来の多重化装置のブロック図である。

【図9】 従来の一実施例による分離装置のブロック図である。

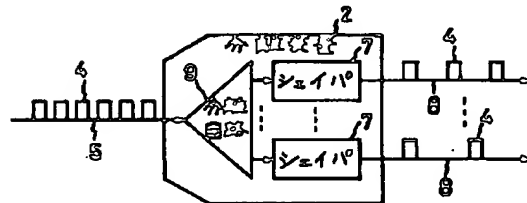
【図10】 従来の一実施例によるクロスコネクタ／交換装置のブロック図である。

20 【図11】 従来の他の実施例によるクロスコネクタ／交換装置のブロック図である。

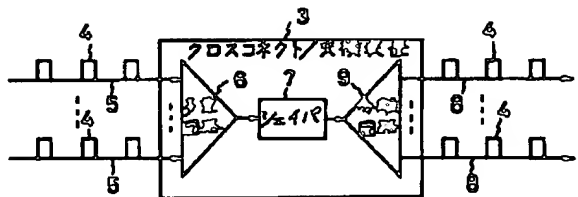
【符号の説明】

1…多重化装置、2…分離装置、3…クロスコネクタ／交換装置、4…セル（ATMセル）、5…入線、6…多重回路、7…シェイパ、8…出線、9…分離回路、10…バッファ、11…制御回路。

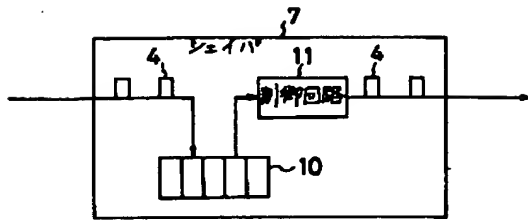
【図2】



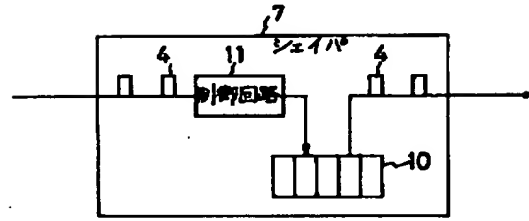
【図4】



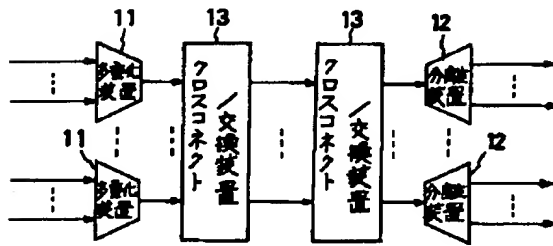
【図5】



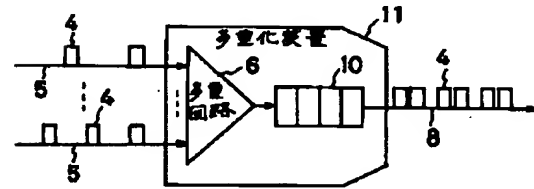
【図6】



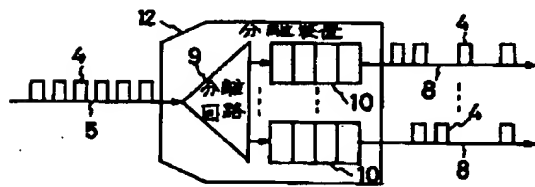
【図7】



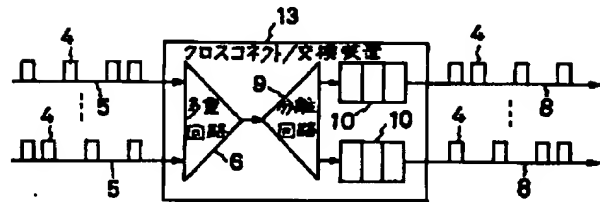
【図8】



【図9】



【図10】



【図11】

